

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 08078993
PUBLICATION DATE : 22-03-96

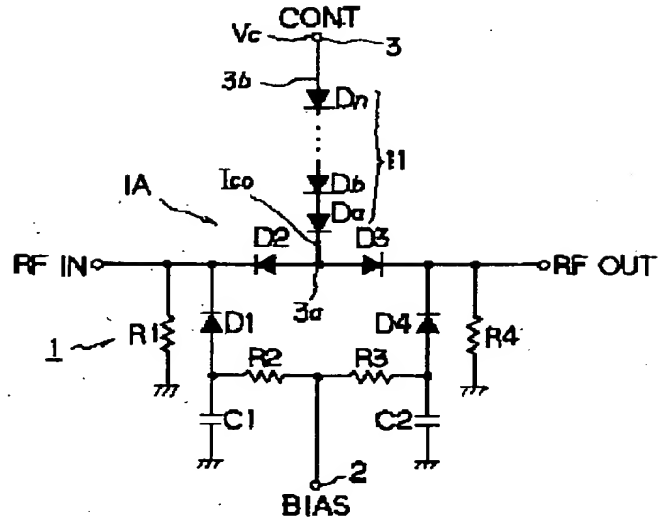
APPLICATION DATE : 31-08-94
APPLICATION NUMBER : 06207613

APPLICANT : TOSHIBA AVE CORP;

INVENTOR : NOGAMIDA WATARU;

INT.CL. : H03H 7/25

TITLE : ATTENUATOR



ABSTRACT : PURPOSE: To linearize the nonlinearity of the attenuation characteristic for the control voltage of π voltage control attenuator by serially interposing a diode or more in the forward direction between a control means and a PIN diode circuit.

CONSTITUTION: Diodes Da to Dn are serially interposed along the energizing path 3b of the control terminal 3 of π attenuator 1. As a result, the increase of control current Ic flowing in a PIN diode circuit IA can be suppressed to a low degree for the increase of control voltage Vc to be impressed on the terminal 3. Because the increase of the internal resistance of each PIN diode D 1 to D 4 is suppressed to a low degree by the reduction of this control current Ic, the increase of the attenuation amount of an AC input signal RF can be suppressed to a low degree. In particular, the inclination of a steepening part sharply increasing the attenuation amount for the control voltage Vc is mitigated and the nonlinearity of this attenuation characteristic can be linearized as a whole.

COPYRIGHT: (C)1996,JPO

DOCUMENT 1/1
DOCUMENT NUMBER
@: unavailable

1. JP,08-078993,A(1996)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-78993

(43)公開日 平成8年(1996)3月22日

(51)Int.Cl.
H03H 7/25

登録記号 庁内整理番号

P I

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21)出願番号 特願平6-207613

(22)出願日 平成6年(1994)8月31日

(71)出願人 000003757
東芝ライテック株式会社
東京都品川区東品川四丁目3番1号

(71)出願人 000221029
東芝エー・ピー・イー株式会社
東京都港区新橋3丁目3番9号

(72)発明者 野上田 孝
東京都品川区東品川四丁目3番1号 東芝
ライテック株式会社内

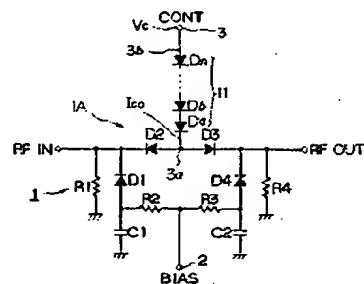
(74)代理人 弁理士 渡多野 久 (外1名)

(54) [発明の名称] アッテネータ

(57) [要約]

【目的】 π 形電圧制御アッテネータの制御電圧に対する減衰特性の非線形性を線形化する。

【構成】複数のPINダイオードFD1~D4を π 形に接続してなるPINダイオード回路1Aと、PINダイオード回路1Aに一定の直流電圧を印加せしめるバイアス増子2と、PINダイオード回路1Aに制御電圧Vcを印加してこれらPINダイオードFD1~D4の内部抵抗を制御することにより交流入力信号RFの減衰量ATT(dB)を制御せしめるコントロール増子3と、コントロール増子3をPINダイオード回路1Aに接続する導電路3bの途中に、1個以上のダイオードDa~Dnを順方向に直列に介在させたりニアライザ回路1を有する。



BACK NEXT

JP,08-078993,A

© STANDARD C ZOOM-UP ROTATION No Rotation ☒ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

MENU SEARCH

HELP

DETAIL

(2)

特開平8-78993

1

2

【特許請求の範囲】

【請求項1】 複数個のPINダイオードを π 形に接続してなるPINダイオード回路と、

このPINダイオード回路に一定の直流電圧を印加せしめるバイアス手段と、

上記PINダイオード回路に制御電圧を印加してこれらPINダイオードの内部抵抗を制御することにより交流入力信号の減衰量を制御せしめるコントロール手段とを有する π 形アッテネータにおいて、

上記コントロール手段と上記PINダイオード回路との間に、1個以上のダイオードを順方向に直列に介在させたことを特徴とするアッテネータ。

【請求項2】 ダイオードが接合型ダイオード、またはショットキーダイオードであることを特徴とする請求項1記載のアッテネータ。

【請求項3】 複数個のPINダイオードを π 形に接続してなるPINダイオード回路と、

このPINダイオード回路に一定の直流電圧を印加せしめるバイアス手段と、

上記PINダイオード回路に制御電圧を印加してこれらPINダイオードの内部抵抗を制御することにより交流入力信号の減衰量を制御せしめるコントロール手段とを有する π 形アッテネータにおいて、

上記コントロール手段と上記PINダイオード回路との間に介在されて、このコントロール手段に印加される制御電圧が所定の定電圧以上に達したときに動作して上記PINダイオード回路に流入する制御電流を制御する第1のトランジスタと、

この第1のトランジスタに並列に接続されて上記コントロール手段に印加される制御電圧が上記定電圧未満のときに動作して上記PINダイオード回路に流入する制御電流を制御する第2のトランジスタと、

上記第1、第2のトランジスタに抵抗を介してそれぞれ並列に接続されて、上記第2のトランジスタの動作時に、その出力電流の増大を低く抑える第3のトランジスタとを有することを特徴とするアッテネータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は携帯電話等の移動体通信機器やその他の高周波、マイクロ波帯電気機器等に好適な高周波用ハイブリッドIC等よりなる π 形アッテネータのリニアライザ回路に係り、特に、PINダイオードを使用した π 形電圧制御アッテネータの制御電圧に対する減衰特性の非線形を線形に補償する π 形アッテネータのリニアライザ回路に関する。

【0002】

【従来の技術】 一般に、携帯電話等の移動体通信機器やその他の高周波、マイクロ波帯電気機器等ではアッテ

しては図9に示す π 形アッテネータ1がある。

【0003】 この π 形アッテネータ1は例えば4個のPINダイオードD1、D2、D3、D4を π 形に配置して接続し、バイアス端子2に一定の直流バイアス電圧を印加する一方、コントロール端子3に印加する制御用直流電圧Vcを種々制御することにより、各PINダイオードD1～D4の内部抵抗を制御して、入力端子INより入力されて、出力端子OUTから出力されるマイクロ波等高周波信号RFの減衰量を種々制御するようになっている。

【0004】 しかし、図10に示すようにこの π 形電圧制御アッテネータ1では、制御電圧Vcに対して減衰量ATT(dB)が曲線Aに示すように非線形に変化するので、制御電圧Vcによる減衰量ATTの制御が必ずしも容易ではないうえに、制御精度も必ずしも高くはないという問題がある。

【0005】 そこで、従来では、図11に示すように上記 π 形電圧制御アッテネータ1のコントロール端子3と、第1、第2のPINダイオードD2、D3同士の間接続点3aとを結ぶ通路3bの途中に、折線近似型リニアライザ回路4を介在させて上記減衰特性の線形化を図っている。

【0006】 このリニアライザ回路4は、複数のトランジスタQ1、Q2…Qnを制御電圧Vcの大きさに応じて段階的に順次動作させることにより、アッテネータ1に与える制御電流Icを、アッテネータ1の減衰特性の非線形を多段階で線形化するように各段で個別に制御するようになっている。

【0007】

【発明が解決しようとする課題】 しかしながら、このような従来のリニアライザ回路4では、 π 形電圧制御アッテネータ1の温度係数が所定の減衰値を境にして正負が切替わるという固有の温度特性を補償できないうえに、制御電圧Vcに対する減衰特性の非線形を線形化するためには、全トランジスタQ1～Qnの各動作点を各可変抵抗器Rvにより段階的に動作するように調整しなければならず、調整箇所が多くて煩わしいという課題がある。また、線形化精度を上げるためにはトランジスタQ1～Qnを多段に設ける必要があり、部品点数の増大と構成の複雑化とを招くという課題がある。

【0008】 そこで本発明はこのような事情を考慮してなされたもので、その目的は、簡単な構成により π 形電圧制御アッテネータの制御電圧に対する減衰特性の非線形を容易に線形化することができるリニアライザ回路を提供することにある。

【0009】 また、他の目的は上記アッテネータの減衰特性の線形化と温度補償とを共に図ることができる π 形アッテネータのリニアライザ回路を提供することにあ

(3)

特開平8-78993

【課題を解決するための手段】本発明は上記課題を解決するために次のように構成される。

【0011】本願の請求項1に記載の発明（以下、第1の発明という）は、複数のP-I-Nダイオードを π 形に接続してなるP-I-Nダイオード回路と、このP-I-Nダイオード回路に一定の直流電圧を印加せしめるバイアス手段と、上記P-I-Nダイオード回路に制御電圧を印加してこれらP-I-Nダイオードの内部抵抗を制御することにより交流入力信号の減衰量を制御せしめるコントロール手段とを有する π 形アッテネータにおいて、上記コントロール手段と上記P-I-Nダイオード回路との間に、1個以上のダイオードを順方向に直列に介在させたことを特徴とする。

【0012】また、本願の請求項2に記載の発明（以下、第2の発明という）は、ダイオードが接合型ダイオード、またはショットキーダイオードであることを特徴とする。

【0013】さらに、本願の請求項3に記載の発明（以下、第3の発明という）は、複数のP-I-Nダイオードを π 形に接続してなるP-I-Nダイオード回路と、このP-I-Nダイオード回路に一定の直流電圧を印加せしめるバイアス手段と、上記P-I-Nダイオード回路に制御電圧を印加してこれらP-I-Nダイオードの内部抵抗を制御することにより交流入力信号の減衰量を制御せしめるコントロール手段とを有する π 形アッテネータにおいて、上記コントロール手段と上記P-I-Nダイオード回路との間に介在されて、このコントロール手段に印加される制御電圧が所定の定電圧以上に達したときに動作して上記P-I-Nダイオード回路に流入する制御電流を制御する第1のトランジスタと、この第1のトランジスタに並列に接続されて上記コントロール手段に印加される制御電圧が上記定電圧未満のときに動作して上記P-I-Nダイオード回路に流入する制御電流を制御する第2のトランジスタと、上記第1、第2のトランジスタに抵抗を介してそれぞれ並列に接続されて、上記第2のトランジスタの動作時に、その出力電流の増大を低く抑える第3のトランジスタとを有することを特徴とする。

【0014】

【作用】

（第1の発明）一般に、ダイオードは順電圧が印加されると、その順電流の立ち上がりは順電圧に対して緩やかに上昇していくので、このダイオードの複数個をアッテネータのコントロール端子に直列に接続することにより、このコントロール端子に印加される電圧の昇圧に

性の急激な立上り部に相当する制御電圧がコントロール端子に印加されたときに、この π 形アッテネータに流入する制御電流をダイオードにより低く抑えることにより、減衰特性の急激な立上りを緩和して非線形を線形化することができる。また、本発明は1個以上のダイオードをコントロール端子の通路の途中に介在するだけでよいので、部品点数が著しく少ないうえに、構成も著しく簡単である。

【0016】（第2の発明）ショットキーダイオードは電圧降下が小さいので、例えば電池駆動の電子機器等に組み込む場合には低電圧、小電力駆動が可能であるので、好都合である。

【0017】（第3の発明）コントロール端子に印加される制御電圧が所定の定電圧よりも低いうちは、第2、第3のトランジスタが動作して π 形アッテネータのP-I-Nダイオード回路に流入する制御電流を低く抑制する。したがって、制御電流によって制御されるP-I-Nダイオードの内部抵抗の低減が低く抑えられるので、交流入力信号の減衰量の増大も低く抑制される。

【0018】一方、制御電圧が定電圧を超えたときは第1のトランジスタが動作してP-I-Nダイオード回路に流入する制御電流を制御する。

【0019】したがって、 π 形アッテネータの減衰特性の非線形を線形化し得るように第1～第3のトランジスタの各動作とその出力電流を予め設定しておくことにより、この π 形アッテネータの減衰特性を2段階で線形化することができる。

【0020】また、 π 形アッテネータでは、所定の減衰値以下では正の温度係数を示し、それ以上では負の温度係数を示すという特有の温度特性を有するが、本発明では、その温度係数の正負切換点に対応して第2トランジスタの動作点、つまり定電圧を設定すると共に、正の温度係数を示す減衰値の低い領域では第1、第3のトランジスタを動作させて、第1のトランジスタの出力電流、つまり制御電流を第3のトランジスタにより低く抑制している。

【0021】一方、 π 形アッテネータが負の温度係数を示す減衰値の高い領域では第2のトランジスタをオフにして、正の温度係数を有する第1のトランジスタを動作させて、その出力電流、つまり制御電流の増大を図っている。したがって、本発明によれば、 π 形アッテネータの減衰特性の非線形と特有の温度特性とを共に補償することができる。

【0022】しかも、本発明は、3個のトランジスタと

JP,08-078993,A

© STANDARD ○ ZOOM-UP ROTATION No Rotation ☒ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

DETAIL

(4)

特開平8-78993

には同一符号を付している。

【0024】図1は本発明の一実施例の電子回路図であり、図において、リニアライザ回路11は、図9でも示す π 形電圧制御アッテネータ1のコントロール端子3を、第2、第3PINダイオードD2、D3同士の接続点3aに接続する通電路3bの途中に、PN接合型やショットキーダイオード等の複数のダイオードDa、Db、…、Dnを順方向に介在させて構成されている。

【0025】一般に、この種のダイオードDa～Dnは図2で示す順方向V-I特性を有し、順方向に電圧Vを印加したときに流れる順方向電流Iは所定の電圧降下後から徐々に流れ始めるが、この順電流Iの立ち上がり部Bでは順電圧Vの上昇に対して順電流Iの増え方は極めて緩慢である。

【0026】そこで、これらダイオードDa～Dnを図1に示すように π 形アッテネータ1のコントロール端子3の通電路3bの途中に直列に介在させることにより、このコントロール端子3に印加される制御電圧Vcの増大に対して、PINダイオード回路1Aに流入される制御電流Icの増え方を低く抑えることができる。

【0027】この制御電流Icの低減により各PINダイオードD1～D4の内部抵抗の増大が低く抑制されるので、交流入力信号RFの減衰量ATTの増大は低く抑えられる。特に、図3に示すように制御電圧Vcに対して減衰量ATT(dB)を急激に増大せしめる急峻部Aoの傾斜を緩和させ、全体としてこの減衰特性の非線形を線形化することができる。なお、上記ダイオードD1～Dnは必ずしも複数個でなくてもよく、1個以上であればよい。また、これらダイオードD1～Dnがショットキーダイオードであれば、このダイオードは電圧降下が小さいので、電池駆動の電子機器等に組み込む場合には低電圧、小電力駆動が可能であるので、好都合である。

【0028】図4は本発明の第2実施例の電子回路図であり、このリニアライザ回路21は図9で示す π 形電圧制御アッテネータ1のコントロール端子3の通電路3bの途中に介在されて、この π 形アッテネータ1に流入する制御電流Icを、アッテネータ1の制御電圧Vcに対する減衰特性の非線形と温度特性とを共に補償するように制御するものであり、PNP型の第1、第2トランジスタQa、Qb同士を並列に接続している。

【0029】これら第1、第2トランジスタQa、Qbの並列回路はそのエミッタ側をエミッタ抵抗22を介してコントロール端子3に接続する一方、コレクタ側を π

ようになっている。この固定電圧Eoは大略第1、第2トランジスタQa、Qbの動作を切替える切換え点であり、 π 形アッテネータ1の温度係数の正負が切替わる切換え点に大略一致している。

【0031】第2のトランジスタQbはそのベースを、第3、第4の分圧抵抗25、26の中間接続点に接続する一方、この分圧抵抗25、26の両端にPNP型の第3のトランジスタQcを並列に接続している。これらの一方の分圧抵抗25の一端には抵抗27を介して上記第1、第2のトランジスタQa、Qbの共通エミッタ側を接続し、他方の分圧抵抗26の一端には第1、第2トランジスタQa、Qbの共通コレクタ側を接続している。

【0032】したがって、 π 形アッテネータ1のコントロール端子3に印加される制御電圧Vcが固定電圧Eoに第1のトランジスタQaの電圧降下分VBEを加えた電圧よりも低い場合は、第1のトランジスタQaが不動作になる一方、第2、第3のトランジスタQb、Qcが動作して、第2のトランジスタQbのコレクタには図5で示す電流Ic2が流れ、制御電流Icとして π 形アッテネータ1に流入する。

【0033】しかし、この制御電圧Vcが次第に上昇して行くと、第2トランジスタQbのベース電位が上昇して行くので、そのコレクタ電流Ic2の増加は、抑制されると共に、次第に減少して行く一方、制御電圧Vcが第1、第2の分圧抵抗23、24の固定電圧Eoに第1のトランジスタQaの電圧降下分VBEを加えた電圧以上に達すると、第1のトランジスタQaが動作して、そのコレクタには図6で示すコレクタ電流Ic1が流れ始める。一方、このとき、第2のトランジスタQbのコレクタ電流Ic2の増加が抑えられる。

【0034】さらに、制御電圧Vcの上昇に従って第1のトランジスタQaのコレクタ電流Ic1はほぼ直線的に増大して行く。したがって、 π 形アッテネータ1には図7中曲線cに示すように第1のトランジスタQaのコレクタ電流Ic1と、第2のトランジスタQbのコレクタ電流Ic2との合成電流Ic0が、 π 形アッテネータ1に、そのPINダイオードD1～D4の内部抵抗を制御する制御電流として与えられる。

【0035】そして、この制御電流Ic0は π 形アッテネータ1の制御電圧Vcに対する減衰特性の非線形を線形に補償し得る電流値になるように各抵抗22～28の抵抗値を予め設定しているため、図8中の破線曲線Dに示すように π 形アッテネータ1の減衰特性Aの非線形を2段階で線形に補償することができる。

JP.08-078993.A

© STANDARD ○ ZOOM-UP ROTATION No Rotation ☒ REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

DETAIL

(5)

特開平8-78993

7

8

すようにその減衰特性の非線形をなす一因となっている。

【0037】しかし、本実施例では、 π 形アッテネータ1の正の温度係数を示す制御電圧 V_c の低い領域では、第2のトランジスタ Q_b と共に、第3のトランジスタ Q_c を動作させて、この第3のトランジスタ Q_c によりその正の温度係数を補償し得るようにする一方、 π 形アッテネータ1の負の温度係数を示す制御電圧 V_c の高い領域では、第1のトランジスタ Q_a 自体が正の温度係数を有するので、この第1のトランジスタ Q_a を動作させて、制御電流 I_c を、負の温度係数を補償させるように増大させている。

【0038】したがって本実施例によれば、3個のトランジスタ $Q_a \sim Q_c$ と数個の抵抗 $22 \sim 28$ の少ない部品点数により簡単に構成され、各トランジスタの動作点の設定も容易であるうえに、 π 形アッテネータの減衰特性の非線形を線形に補償し得ると共に、 π 形アッテネータ1に特有の温度特性をも共に補償することができる。

【0039】

【発明の効果】以上説明したように本願第1の発明は、 π 形アッテネータの減衰量を制御する制御電圧に対する制御電流の上昇をリニアライザ回路のダイオードにより低く抑えることができる。

【0040】したがって、この制御電流により制御される π 形アッテネータのPINダイオードの高周波抵抗の低減が抑制されるので、交流入力信号の通過量の増大が抑制される。このために、急激な通過量の上昇を抑制して線形に補償することができる。また、本発明は1個以上のダイオードをコントロール端子の通電路の途中に介在するだけでよいので、部品点数が少ないうえに、構成も著しく簡単である。

【0041】また、このリニアライザ回路のダイオードがショットキーダイオードである場合には、電圧降下が小さいので、電池駆動の小型電子機器等に組み込む場合には好都合である。

【0042】本願第3の発明は、交流入力信号の減衰量を制御するPINダイオードの高周波抵抗を制御するための制御電流を、この減衰量の制御電圧に対する非線形を線形に補償し得るように第1、第2トランジスタを段階的に動作させて、段階的に制御するので、この減衰特性を段階的に線形化することができる。

【0043】また、 π 形アッテネータは所定の減衰値を焼にして、正、負両者の温度係数をそれぞれ示すという特有の温度特性を有するが、本発明は第1、第2のトラ

π 形アッテネータに特有の温度特性をも併せて補償することができる。

【0044】しかも、本発明は3個のトランジスタと数個の抵抗より構成されるので、従来例に比して部品点数の削減と構成の簡単化とを共に図ることができるうえに、各トランジスタの動作点調整が簡単になる。

【図面の簡単な説明】

【図1】本発明に係る π 形アッテネータのリニアライザ回路の一実施例の電子回路図。

【図2】図1で示すダイオードの順方向 $V-I$ 特性図。

【図3】図1で示す π 形アッテネータに流入する制御電流を、その π 形アッテネータの制御電圧に対する減衰特性と併せて示すグラフ。

【図4】本発明の第2実施例の電子回路図。

【図5】図4で示す第2のトランジスタのコレクタ電流の制御電圧に対する変動を示すグラフ。

【図6】図4で示す第1のトランジスタのコレクタ電流の制御電圧に対する変動を示すグラフ。

【図7】図4で示す第1、第2のトランジスタのコレクタ電流の合成電流を、本実施例のリニアライザ回路がない場合の制御電流と共に示すグラフ。

【図8】本実施例による π 形アッテネータの線形化された減衰特性を、従来の減衰特性と共に示すグラフ。

【図9】 π 形電圧制御アッテネータの一例の電子回路図。

【図10】図9で示す π 形アッテネータの制御電圧に対する減衰特性を示すグラフ。

【図11】図9で示す π 形アッテネータのリニアライザ回路の電子回路図。

【符号の説明】

- 1 π 形アッテネータ
- 1A PINダイオード回路
- 2 バイアス端子
- 3 コントロール端子
- 3a 接続点
- 3b 通電路
- 11 リニアライザ回路
- D1～D4 PINダイオード
- R1～R4 抵抗
- C1、C2 コンデンサ
- Da～Dn ダイオード
- Qa～Qc 第1～第3トランジスタ
- E 定電圧
- E0 固定電圧

JP,08-078993,A

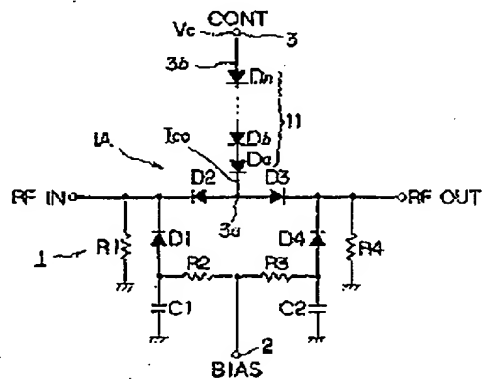
© STANDARD ○ ZOOM-UP ROTATION No Rotation ☒ REVERSAL

RELOAD PREVIOUS PAGE NEXT PAGE DETAIL

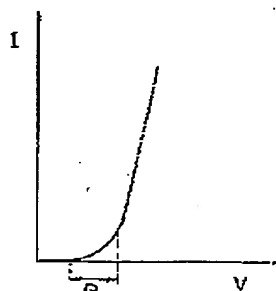
(5)

特開平8-78993

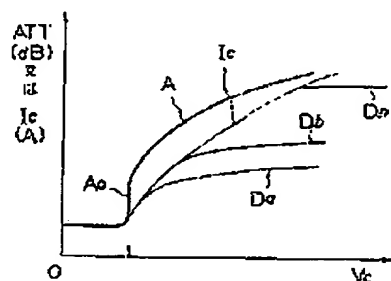
【図1】



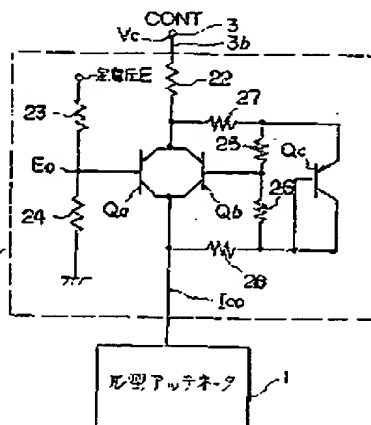
【図2】



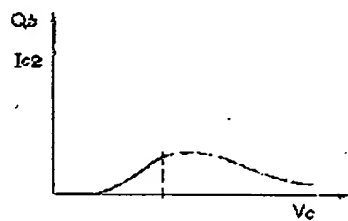
【図3】



【図4】



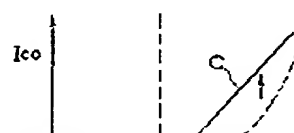
【図5】



【図6】



【図7】



JP,08-078993.A

© STANDARD ○ ZOOM-UP ROTATION No Rotation ☒ REVERSAL

RELOAD

PREVIOUS PAGE

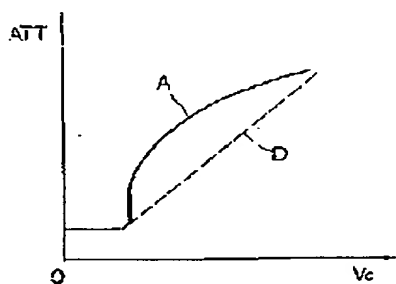
NEXT PAGE

DETAIL

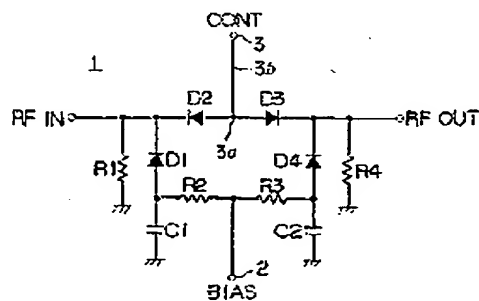
(7)

特開平8-78993

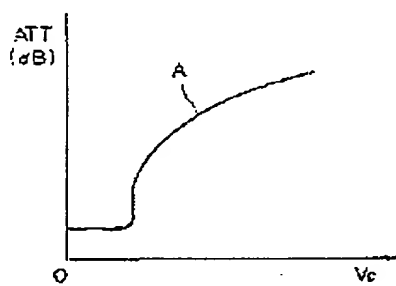
【図8】



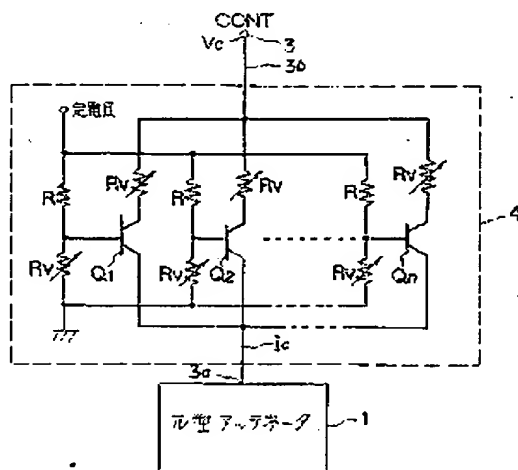
【図9】



【図10】



【図11】



JP,08-078993,A

STANDARD ZOOM-UP ROTATION No Rotation REVERSAL

RELOAD

PREVIOUS PAGE

NEXT PAGE

DETAIL